

**UCY 74S412N**

8-bitowa brama  
We/Wy

Bipolarny cyfrowy układ scalony TTL-S pełni funkcję uniwersalnej 8-bitowej bramy Wejście/Wyjście systemu mikroprocesorowego wykorzystującego jednostkę centralną MCY 7880N.

MSI TTL-S

Układ posiada wewnętrzny przerzutnik /RS/ służący do generacji i kontroli przerwania w systemie mikroprocesorowym. Część transmisyjna układu składa się z 8-bitowego rejestru typu "zatrzaśk" oraz trójstanowych buforów wyjściowych. Całość kontrolowana jest przez układ kombinacyjny sterowany sygnałami  $\overline{DS}_1$ ,  $\overline{DS}_2$ ; MD, CLR, STB.

Obudowa CE 73

Praca części transmisyjnej określona jest następującymi równaniami boolowskimi:

$$WR = \overline{MD} \cdot STB + \overline{DS}_1 \cdot \overline{DS}_2 \cdot MD$$

$$EN = MD + \overline{DS}_1 \cdot \overline{DS}_2$$

W zależności od konfiguracji sygnałów sterujących możliwe są trzy rodzaje pracy układu:

WR = 1 i EN = 1 - transmisja danych z wejścia na wyjście /DI → DO/

WR = 0 - pamiętanie danych

EN = 0 - stan wysokiej impedancji na wyjściach  $DO_1 - DO_8$

Rodzaj pracy układu określany jest przez wejście MD

MD = 0 - wejściowy rodzaj pracy, wtedy WR = STB i EN =  $\overline{DS}_1 \cdot \overline{DS}_2$

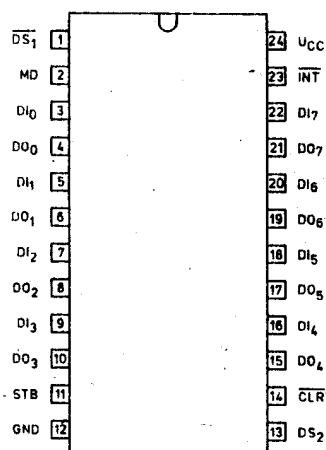
MD = 1 - wyjściowy rodzaj pracy, wtedy WR =  $\overline{DS}_1 \cdot \overline{DS}_2$  i EN = 1

Rejestr typu "zatrzaśk" może być zerowany sygnałem  $\overline{CLR} = 0$  tylko w stanie pamiętania danych /zerowanie asynchroniczne/.

Przerzutnik generacji przerwania /RS/ jest asynchronicznie ustawiany w stanie wysokim sygnałem CLR = 0 /brak przerwania/ oraz zerowany opadającym zboczem sygnału STB /stan przerwania/.

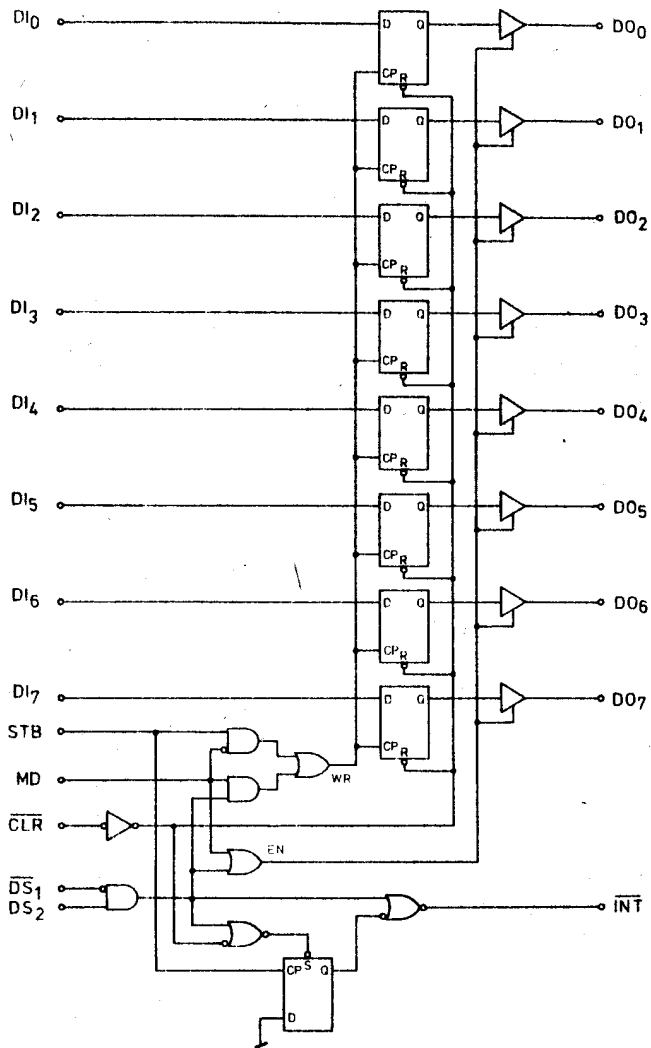
Wyjście sygnału przerwania INT /aktywny stan niski/ może być bezpośrednio dołączone do układu kontrolera priorytetu przerwania /UCY 74S414N/ lub przez inwerter do wejścia INT jednostki centralnej /MCY 7880N/.

Układ wyprowadzeń



**Opis wyprowadzeń**

- DI<sub>0</sub> ÷ DI<sub>7</sub> - wejścia danych
- DO<sub>0</sub> ÷ DO<sub>7</sub> - wyjścia danych
- MD - wejście określające rodzaj pracy układu
- $\overline{DS}_1$ ,  $\overline{DS}_2$  - wejścia wybierające
- STB - wejście strobujące
- INT - wyjście sygnału przerwania
- $\overline{CLR}$  - wejście zerujące
- U<sub>CC</sub> - zasilanie (+5 V)
- GND - masa (0 V)



Schemat logiczny

Parametry dopuszczalne

Oznaczenie	Nazwa	Jedn.	Wartość	
			min	max
$U_{CC}$	Napięcie zasilania	V	-0,5	7
$U_I$	Napięcie wejściowe	V	-1	5,5
$I_O$	Prąd wyjściowy	mA		125
$t_{amb}$	Temperatura otoczenia w czasie pracy	°C	0	+70
$t_{stg}$	Temperatura przechowywania	°C	-55	+125
$R_{thj-a}$	Rezystancja termiczna złącze-otoczenie	K/W		100
$t_j$	Temperatura złącza	°C		+150

$U_{CC} = 5 \text{ V} \pm 5\%$ ;  $t_{amb} = 0 \div +70^\circ\text{C}$

Oznaczenie	Nazwa	Jedn.	Wartość		Warunki pomiaru
			min	max	
$-I_{IL}$	Prąd wejściowy w stanie niskim - dla wejść: $DI_1 \div DI_8, DS_2,$ $STB; \overline{CLR}$	mA		0,25	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,45 \text{ V}$
	- dla wejścia: MD			0,75	
	- dla wejścia: $\overline{DS}_1$			1	
$I_{IH}$	Prąd wejściowy w stanie wysokim - dla wejść: $DI_1 \div DI_8, DS_2,$ $STB, \overline{CLK}$	$\mu\text{A}$		10	$U_{CC} = 5,25 \text{ V}$ $U_I = 5,25 \text{ V}$
	- dla wejścia: MD			30	
	- dla wejścia: $\overline{DS}_1$			40	
$-U_{IL}$	Ujemne napięcie wejściowe	V		1	$U_{CC} = 4,75 \text{ V}$ $-I_I = 5 \text{ mA}$
$U_{IL}$	Napięcie wejściowe w stanie niskim	V		0,85	
$U_{IH}$	Napięcie wejściowe w stanie wysokim	V	2		
$U_{OL}^{1/}$	Napięcie wyjściowe w stanie niskim	V		0,45	$U_{CC} = 4,75 \text{ V}$ $I_{OL} = 15 \text{ mA}$
$U_{OH}^{2/}$	Napięcie wyjściowe w stanie wysokim	V	3,65		$U_{CC} = 4,75 \text{ V}$ $I_{OH} = -1 \text{ mA}$
$-I_{OS}^{1/}$	Zwarciový prąd wyjściowy	mA	15	75	$U_{CC} = 5 \text{ V}$ $U_O = 0 \text{ V}$
$I_{O \text{ off}}^{3/}$	Prąd wyjściowy w stanie wysokiej impedancji - dla wyjść $DO_1 \div DO_8$	$\mu\text{A}$		-20	$U_O = 0,45 \text{ V}$
				20	$U_O = 5,25 \text{ V}$
$I_{CC}$	Prąd zasilania	mA		130	$U_{CC} = 5,25 \text{ V}$

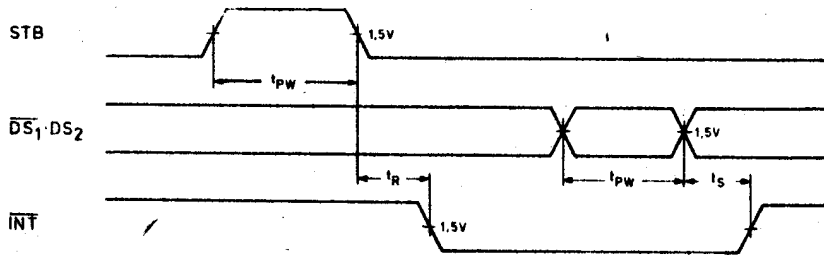
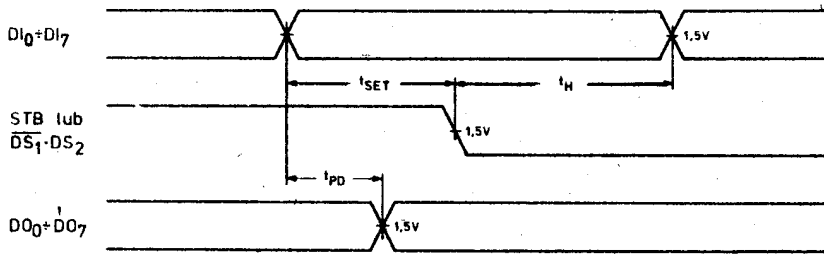
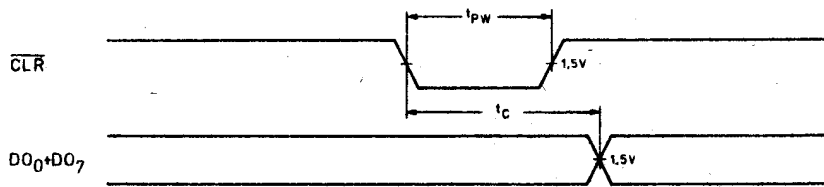
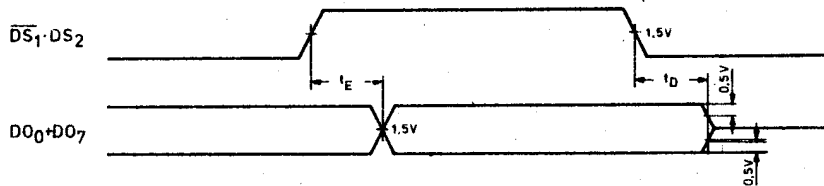
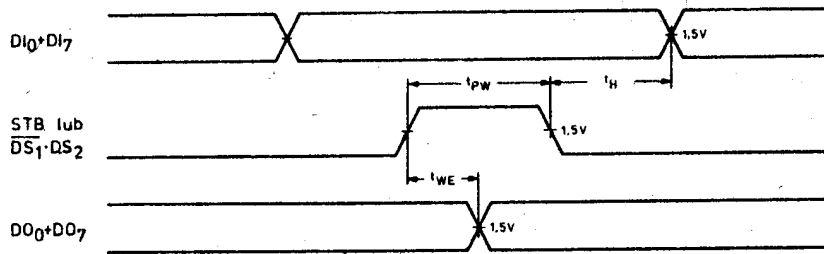
U w a g i:

- 1/ Dla ustawienia wyjść danych  $DO_1 \div DO_8$  w stanie niskim należy wymusić następujące sygnały sterujące:  $MD = 1, DS_2 = 0, \overline{CLR} = 0$ . Pozostałe wejścia odłączone. Dla ustawienia wyjścia  $\overline{INT}$  w stanie niskim należy wymusić następujące sygnały sterujące:  $\overline{DS}_1 = 0, DS_2 = 1$ .
- 2/ Dla ustawienia wyjść danych  $DO_1 \div DO_8$  w stanie wysokim należy ustawić wejścia danych  $DI_1 \div DI_8$  w stanie wysokim oraz wymusić następujące sygnały sterujące:  $\overline{DS}_1 = 0, DS_2 = 1, MD = 1$ . Pozostałe wejścia odłączone. Dla ustawienia wyjścia  $\overline{INT}$  w stanie wysokim należy wymusić następujące sygnały sterujące:  $\overline{CLR} = 0, \overline{DS}_1 = 1$ .
- 3/ Dla wymuszenia stanu wysokiej impedancji na wyjściach  $DO_1 \div DO_8$  należy wymusić następujące sygnały sterujące:  $MD = 0, DS_2 = 0$ .

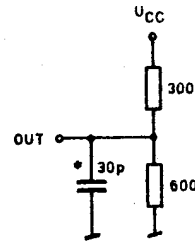
## Parametry charakterystyczne dynamiczne

$U_{CC} = 5 \text{ V}; t_{amb} = 0 \div +70^{\circ}\text{C}/$

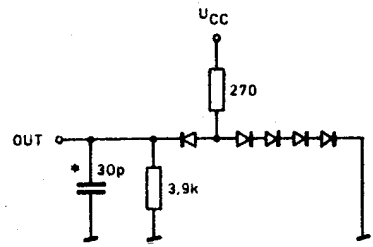
Oznaczenie	Nazwa	Jedn.	Wartość		Warunki pomiaru
			min	max	
$t_{PW}$	Szerokość impulsu dla wejść: STB, $\overline{DS}_1 \cdot DS_2$ , $\overline{CLR}$	ns	30		
$t_{PD}$	Opóźnienie transmisji danych przez układ $DI \rightarrow DO$	ns		30	$C_L = 30 \text{ pF}$ $R_1 = 300 \Omega$ $R_2 = 600 \Omega$
$t_{WE}$	Opóźnienie sygnałów $DO_1 + DO_8$ względem sygnału STB lub $\overline{DS}_1 \cdot DS_2$	ns		40	
$t_{SET}$	Czas ustalania sygnałów $DI_1 + DI_8$	ns	15		
$t_H$	Czas trzymania sygnałów $DI_1 + DI_8$	ns	20		
$t_R$	Opóźnienie sygnału $\overline{INT}$ względem sygnału STB	ns		40	$C_L = 30 \text{ pF}$ $R_1 = 300 \Omega$ $R_2 = 600 \Omega$
$t_S$	Opóźnienie sygnału $\overline{INT}$ względem sygnału $\overline{DS}_1 \cdot DS_2$	ns		30	
$t_C$	Opóźnienie sygnałów $DO_1 + DO_8$ względem sygnału $\overline{CLR}$	ns		55	
$t_E$	Czas opóźnienia przy wychodzeniu ze stanu wysokiej impedancji	ns		45	$C_L = 30 \text{ pF}$ $R_1 = 270 \Omega$ $R_2 = 3,9 \text{ k}\Omega$
$t_D$	Czas opóźnienia przy wchodzeniu w stan wysokiej impedancji	ns		45	



**Obciążenie wyjść pomiarowych**



Przy pomiarze parametrów dynamicznych z wyjątkiem czasów  $t_E$  i  $t_D$



Przy pomiarze czasów  $t_E$  i  $t_D$

**Zależności czasowe między sygnałami wyjściowymi i wejściowymi**

Amplituda sygnału wejściowego 2,5 V

Czas narastania i opadania  $t_r = t_f = 5$  ns pomiędzy 1 V a 2 V

Pomiar czasów na poziomie 1,5 V

This datasheet has been download from:

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

Datasheets for electronics components.